

E24 Digitalschaltungen

Grundlagen

Mit Digitalschaltungen werden grundsätzlich Spannungszustände logisch miteinander verknüpft. Dabei dienen zwei unterschiedliche Spannungspegel der Darstellung der logischen Zustände High (H) oder Low (L). Die benutzten Spannungspegel werden durch die konkret benutzte Schaltungstechnik vorgegeben. Bei der hier benutzten CMOS-Technik, welche mit Betriebsspannungen im Bereich von $U_B = 5 \dots 15 \text{ V}$ arbeitet, wird der Zustand L durch eine Spannung mit höchstens 20%, der Zustand H durch eine Spannung von mindestens¹ 80% der Betriebsspannung dargestellt.

Elementare logische Funktionen werden mit sogenannten Gattern realisiert.

Im folgenden Bild ist beispielhaft der Grundaufbau eines NAND-Gatters unter Verwendung von MOSFET vom Anreicherungstyp (selbstsperrend) sowohl in p- als auch in n-Kanal Technik² dargestellt. Die Schaltung kommt ohne Verwendung von passiven Bauelementen aus und ist somit sehr gut geeignet zur Herstellung integrierter Schaltkreise.

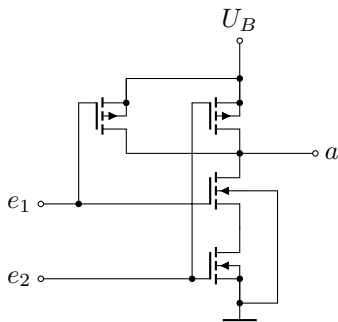


Abbildung 1: Aufbau eines CMOS-NAND Gatters

In der Tabelle 1 sind alle möglichen Grundgatter mit 2 Eingängen nebst ihren entsprechenden Funktionen dargestellt.³ Prinzipiell können mit solchen einfachen Logikgattern⁴ alle erdenklichen logischen Schaltungen realisiert werden.

Werden Eingänge von Gattern nicht benötigt, muss diesen ein bestimmter Zustand zugewiesen werden. Dazu können diese Eingänge entweder auf Massepotential (L) oder an U_B (H) gelegt werden oder mit einem weiteren, geeignet beschalteten Eingang parallel geschaltet werden.⁵

Wichtige logische Schaltungen stellen Flip-Flops dar. Das einfachste Flip-Flop ist das RS-Flip-Flop, welches zugleich die Grundschialtung aller Flip-Flops darstellt.

Im Normalfall befinden sich die Eingänge S und R auf H-Pegel. Ändert sich der Pegel an S für kurze Zeit auf L,

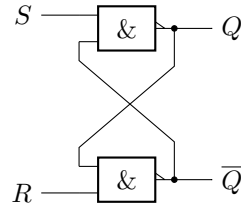


Abbildung 2: RS-Flip-Flop

wird das Flipflop gesetzt (Set). Q geht auf H, und bleibt in diesem Zustand bis am Eingang R ein L-Pegel (Impuls) angelegt wird, welcher das Flipflop rücksetzt (Reset), Q geht auf L. Alternativ kann das RS-Flipflop auch mit NOR-Gattern aufgebaut werden, wobei sich die Pegelverhältnisse umkehren.

Befinden sich an Eingängen von Digitalschaltungen mechanische Kontakte, muss berücksichtigt werden, dass diese grundsätzlich prellen. Das heißt, bevor der Kontakt endgültig schließt, öffnet und schließt er sich noch einige Male. Da digitale Schaltungen relativ geringe Schaltzeiten im ns-Bereich aufweisen, kann es zu Fehlschaltungen kommen. Abhilfe schafft der Einsatz von Entprellschaltungen, welche mit Hilfe eines RS-Flipflops aufgebaut werden können.

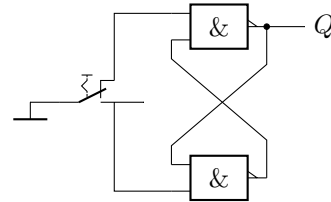


Abbildung 3: Entprellschaltung mit RS-Flip-Flop

Ändert sich der Signalpegel an einem Gattereingang zwischen den beiden möglichen Zuständen nur sehr langsam, ist die korrekte Funktion von vielen Logikschaltungen nicht gewährleistet. Oftmals benötigen insbesondere Takteingänge von Zählerschaltungen und dergleichen bestimmte Mindeststeilheiten der schaltenden Signalfanken. Deshalb müssen oft Schaltungen zur Impulsformung benutzt werden. Eine einfache Schaltung ist der Schmitt-Trigger.

Steigt die Eingangsspannung über einen Schwellenwert U_{ein} , schalten die beiden Inverter um, so dass am Ausgang H erscheint. Durch die Rückkopplung mit R_2 wird die am ersten Inverter anliegende Spannung erhöht, so dass sich stabile Verhältnisse einstellen. Sinkt umgekehrt die Eingangsspannung auf U_{aus} , vermindert quasi in diesem Moment die

¹höchstens U_B

²daher der Name ComplementaryMOS

³Die Anzahl der Eingänge ist praktisch nicht auf 2 beschränkt. Es

gibt auch Gatter mit deutlich mehr Eingängen

⁴Grundsätzlich genügt sogar das NAND-Gatter.

⁵Dies erhöht jedoch die Belastung eines vorgeschalteten Ausganges.

NOT	AND	NAND	OR	NOR	XOR	XNOR
e_1	e_2	e_1	e_1	e_1	e_1	e_1
e_2	e_2	e_2	e_2	e_2	e_2	e_2
a	a	a	a	a	a	a
L	L	H	L	H	L	H
L	H	H	L	H	L	L
H	L	L	L	H	L	L
H	H	L	H	L	L	H

Tabelle 1: Wichtige Logikgatter mit zugehörigen Funktionstabellen

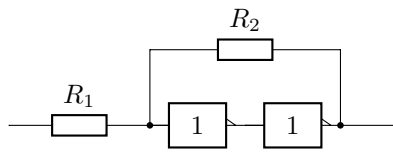


Abbildung 4: Schmitt-Trigger aus zwei Invertiern

Rückkopplung die am ersten Inverter anliegende Spannung schlagartig, so dass ebenfalls wieder stabile Verhältnisse vorhanden sind. Zwischen U_{ein} und U_{aus} besteht immer eine positive Spannungsdifferenz, die Hysterese, die proportional zu $\frac{R_1}{R_2}$ ist. Diese Hysterese verhindert bei verrauschten Eingangssignalen ein Hin- und Herschalten des Ausgangs im Umschaltbereich des Schmitt-Triggers.

Werden keine besonderen Anforderungen an die Signalqualität gestellt, kann der einfache Inverter mit einem npn-Transistor in Emitterschaltung im Schalterbetrieb aufgebaut werden. Gleichzeitig kann mit einer solchen Transistorstufe eine größere Last (z.B. Relais, LED) geschaltet werden. Beim Schalten von induktiven Lasten (z.B. Relais) müssen Schutzmaßnahmen gegen das Auftreten von Selbstinduktionsspannungen beim Abschalten getroffen werden. Meist wird dazu die Last mit einer einfachen Diode überbrückt.

Versuchsvorbereitung

- Informieren Sie sich über übliche Schaltkreissysteme für Logikschaltungen! Wo liegen deren Vor- und Nachteile?
- Skizzieren Sie qualitativ die Kennlinien eines selbstperrenden n-Kanal und p-Kanal MOSFETs. Machen Sie sich die Funktionsweise der NAND-Grundsaltung in Abbildung 1 klar! Wie könnte die Grundsaltung für einen Inverter und ein NOR-Gatter aussehen?
- Machen Sie sich die Funktionsweise des RS-Flip-Flops in Abbildung 2 klar.
- Welches Potenzial muss an nicht benutzten Eingängen von AND, OR, NAND und NOR Gattern anliegen, damit die Funktionsweise der restlichen Eingänge erhalten bleibt?
- Wie kann das XOR-Gatter mit Hilfe zweier NOR und eines AND Gatters realisiert werden? Tragen sie in einer Tabelle die Zustände aller Ein- und Ausgänge der benötigten Gatter für die möglichen Eingangszustände ein.

Das XOR-Gatter entspricht in seiner Funktion einem Halbaddierer.⁶ An welcher Stelle in der Schaltung steht der Übertrag der Addition zur Verfügung?

Wie könnte ein Volladdierer⁷ unter Verwendung von 2 Halbaddierern und einem OR-Gatter aufgebaut werden?

Aufgaben

- Nehmen Sie die Übertragungskennlinie, U_a in Abhängigkeit von U_e , eines Gatters auf. Legen Sie nichtbenutzte Eingänge auf geeignetes Potential. Bestimmen Sie oszilloskopisch die Schaltzeit des Gatters.
- Oszilloskopieren Sie die HL-Flanke beim Schließen eines einfachen mechanischen Schalters. Das H-Potenzial am Schalter wird dazu mit einem Widerstand von ca. 1 kΩ gegen Betriebsspannung erzeugt, das L-Potenzial durch Kurzschließen gegen Masse.
- Bauen Sie eine Entprellschaltung nach Abbildung 3 auf und überprüfen Sie die Funktion! Ersetzen Sie die NAND Gatter durch NOR-Gatter und nehmen Sie die erforderlichen Schaltungsänderungen vor.
- Bauen Sie die von Ihnen in der Vorbereitung entworfene Schaltung für ein XOR-Gatter auf. Überprüfen Sie die Funktionsweise. Vergleichen Sie die Zustände aller Ein- und Ausgänge der benutzten Gatter mit den von Ihnen in der Vorbereitung tabellierten.
- Bauen Sie einen Schmitt-Trigger. Legen Sie am Eingang eine Dreiecksspannung an und oszilloskopieren Sie das Ausgangssignal. Messen Sie die Hysterese für verschiedene Widerstandsverhältnisse.
- Schalten Sie einem Gatter eine Inverterstufe mit einem Transistor nach. Betreiben Sie mit ihr eine Glühlampe oder ein Relais.

⁶Er verarbeitet nur 2 Bit und somit keinen möglichen Übertrag einer vorherigen Additionsstufe

⁷Der Volladdierer verarbeitet 3 Bits, da der mögliche Übertrag einer vorhergehenden Stufe berücksichtigt wird.